GW1NR-9 开发板手册



文档版本号	更新内容
V1.0	2021年6月5日创建
V1.1	2022年6月02日
	增加 GOWIN 下载烧录指示。

技术支持与反馈

深圳市飞录科技有限公司提供全方位技术支持,在使用过程中如有任何疑问或建议,可直接与公司联系:

网址: www.szfpga.com

E-mail: support@szfpga.com

目录

1.	概述	4
2.	芯片说明	6
4.	软件开发	. 13
5.	开机测试	. 14
6.	编译 Demo 程序	. 15
7.	下载运行	. 18
8.	案例	. 22
9.	包装信息	. 25
10	. 订货信息	. 26

1. 概述

非常感谢选择 SZFPGA GW1NR-9 开发板。

本手册描述怎么使用 GW1NR-9 开发板,来测试和评估 GW1NR-9 的小蜜蜂芯片。开发 板最大化程度,可以方便定制自己产品和方案。

国产 FPGA 是最近几年起来的产品。Gowin 是国产 FPGA 组织一成员,Gowin 芯片具有性价比高特点。高云 FPGA,很多用户都用在 LED,电机控制,PLC 设备上,接口扩展。在国产化平台,Lattice 芯片替换。

GW1NR-9 开发板芯片型号为 GW1NR-LV9LQ144PC6/I5, LQFP144 封装,资源是 8640,有 26 个 18K BRAM,以及 2 个 PLL,内置 PSRAM,64Mb,对于 LED 屏体控制,伺服电机控制,传感器采集,图像采集很合适,重要的是支持 MIPI 连接.直接驱动 MIPI 的屏体和 MIPI 摄像头数据采集

GW1NR-9 开发板特性:

- 主芯片: GW1NR-LV9LQ144C6/I5。
- 内置 64Mb 大容量 PSRAM 缓存。
- 内置配置 flash,无需外部配置芯片。
- 内核, 4 个 BANK IO 电源独立。
- IO 电源多个选择,1.2、1.8V、2.5V、3.3V , 无需电平转换芯片。
- 全部 IO 引脚引出,并在引脚座标记。
- 全部 IO 做等长处理。
- 芯片内置晶振。
- 板载晶振 50M,宽电压支持 1.8-3.3V。
- 4个 LED, 2个按键
- 板载 USB 转 UART。
- 板载 128M Flash。
- DC3.5mm 接口,结实耐用。
- USB TYPE B 口,结实耐用。
- 低功耗, USB 转 DC 5V 供电。
- 支持 MIPI 输入输出功能。
- 兼容 GW1N-9 和 GW2A-18 设计

开发板集成多个 GPIO 接口和多个 LVDS 接口,电压可以从 3.3, 2.5, 1.8, 1.2V 选择。 用户可以选择不同电压适配不同的 IO 口。其中每个 VCCIO 也是独立供电,可以很简单改装 成其他的不同 bank 不同电压要求



2. 芯片说明

芯片型号为 GW1NR-LV9LQ144PC6/I5, LQFP144 封装, 资源是 8640, 有 26 个 18K BRAM, 以及 2 个 PLL, 内置 PSRAM 64Mb。

器件	GW1NR-1	GW1NR-4	GW1NR-9
逻辑单元(LUT4)	1,152	4,608	8,640
寄存器(FF)	864	3,456	6,480
分布式静态随机存储器 S-SRAM(bits)	0	0	17,280
块状静态随机存储器 B-SRAM(bits)	72K	180K	468K
块状静态随机存储器数目 B-SRAM(个)	4	10	26
用户闪存(bits)	96K	256K	608K
SDR SDRAM (bits)	-	64M	64M
PSRAM (bits)	-	32M(QN88P) 64M(MG81P)	64M(QN88P/LQ144P/MG100PD) 128M(MG100P/MG100PF)
NOR FIASH (bits)	4M	-	-
乘法器(18 x 18 Multiplier)	0	16	20
锁相环(PLLs)	1	2	2
I/O Bank 总数	4	4	4
最大 I/O 数	120	218	276
核电压(LV 版本)	1.2V	1.2V	1.2V
供电电压(UV 版本)	-	2.5V/3.3V	

GW1NR 封装有最小的 FN32G 的封装,也有 QN88,QN88P,MG81P,MG100P,LQ144P 这类封装。LQ144P 的所含的管脚 IO 最多。

2.2 封装和最大 I/O 信息、LVDS 对数

封装	间距(mm)	尺寸(mm)	GW1NR-1	GW1NR-4	GW1NR-9
FN32G	0.4	4 x 4	26	-	-
QN88	0.4	10 x 10	-	70(11)	70 (19)
QN88P	0.4	10 x 10	-	70(11)	70 (18)
MG81P	0.5	4.5 x 4.5	-	68(10)	-
MG100P	0.5	5 x 5	-	-	87 (16)
MG100PF ¹	0.5	5 x 5	-	-	87 (16)
LQ144P	0.5	20 x 20	-	-	120 (20)

表 2-1 封装和最大 I/O 信息、LVDS 对数

本开发板兼容了其他 GW1N1-9, GW2A-18, 144P 封装的特性,能支持到多款的芯片的 功能。在附件中 LQ144 的 excel 表格中。

OWIN	110164					OWIN	a LOIM						OWIN	# LQIM						CVINE-9		
LQM	8#A	82	EANK	****	# 97m	1014	-	28	BANE :			LVDB	Ligan	-	28	1450		# grain	LVDS	1.0144	10 # 8	42
1	NCC.	Paner	NIA			1	NGC	Powdi	NA.				- E.	300	Power	NA				1	VCC.	Plane
12	201	Ground	NA	-		1	N22	Grant	NW.	-	-	-	2	V95	Grant	NA	-	-	-	2	V98.	
12	AGTEA	10	80		The el COTA	1	ALCH	101	2		fine of t	D THUE	8.1	ACC N CONTRACT	0.0	8.		THEFT	01906	4	43(34	NO.
4	OLIANTARIAN	a	3	UT ADDEL	1-4-10-28	4	RAMUTAGELINI RAJUP	ю	3	ITADDEL	The st	CNONE		KOLSALITAKINE, NUPL, T.J.	10	3	ATAGONI	neo()	ONONE	*	0128	æ
5	and the second second	Power	5416	-		8	ALC: NO	Power	No.	_			8	and the second s	Power	NA.		-		8	dist.	10
	CL28.	10	1		Care of CL2A	4	KOLIBLPLI, C. H	80	þ	IRL, C.N	Carry, M	NONE		KOUBLPL C.B.	k0	5	191.0.3	Cara, M	TRUE	4	0.0	10
7	OL14	٩	18		Traji(J0.38	7	KKANLPLL, T. M	10	9	PLIA	Transfor	TTUE	E.	10.21	10	a)		Tuesda	ONONE	7	EXAMITABLE NUML, T.J.	10
1	10.22	10	12		Cons_st_ICL3A		mattra a.v.	10.1	3	inc.c.s	Carro, M	TRUE		11. W.	10	9		Cora, M	HONE		CLIMANA, C.Y.	ND .
8	dukk.	0	1	1	THURSDAR		0.0	10	3		Twend	UTRUE	8		10	3		THAN	OTAUE		where the second se	Part
30	0.46	10	1		Consult_ICLAA	* -	ICO.00	101	þ		Care of	STRUE	10	NDL MD	10	a (Canal	THUR!	10	0.0	(D)
11	OL\$AGCLKT_T	10	3	OCLAT_T	The d CLB	11	ICLINICURT_T	10	3	00187_7	David	NONE	11	KNAMACURT_7	90	3	0CLKT_7	Transf	CINCINE	11	icual -	10
12	OUBIOCING_7	10	1	OCURC_7	Complicate	9	KNIPSCHC_T	10	2	60.KD.7	Carne of	NONE	6	KONBRACKEJ	iù.	a .	ociain y	Cara	NONE	-9	ioumacuse_/	10
13	OLSATW2	10	1	7+15	True, M, IOUR	15	KILISATUS	(D)	1	TMS	Tria, M. N	NONE	12	IOL:110TML	10	α.	TMA	Tought	TRUE	15.	EX.HATMS	10
14	OLASTCR.	10	8	TOK .	Comp.jd_OLBA		OLIGITOK	80	3	TOK	Curry, d	NONE	18	KK/ IB/TCR	нó	3	30K	Carlo, of	this	54	IOL/10/TCK	10
18	IOLISCIBICLK	10	1	BOTK	They (JOURD	8	KOL10DISCUK	10	2	DOLK.	THUR	NONE.	10	KOLIZASCUK	10	5	3004	True, sf. 3	ONCINE	18	KX, DW9CUK	10
10	0.0010	0	2	101	Centry of ICLAC	16	KK, MERTON	10	3	TDI	Company	MONE	18	KOL12STOP	10	3	101	Care d	MONE	16	ICK UBITER	10
117	105	Granes	1614		-	15	5/33	(Dream)	26.0	-			117	V93	Grand	MA.	-	-		a	120	Grant
10	OURDTOD .	10	5	100	True of JOLEF	18	KOL16D/TDD	10	3	150	Tria of a	NONE	18	IOLIJATOO	10	3	TDO	THEFT	TRUE	18	IOL ISATDO	10
10	VCCOL	Paver	NA			16	Nobas	Poete	NR.		-	-	18	VQC09	Pour	NA			-	16	VOCOL	Plant
20	RECONFIG N	0	8	RECONF	Comp_of_ICL6E	20	HECONFEE N	10	2	restown	Carro, d	NONE	2	PECONING N	00	1	RESOUR	Cirra A	779-45	20	IO, 10970000910, N	40
21	OLASCONE	90	8	DONE	The HUDLEH	21	KIX 105DOME	10	2	DONE	True of a	NONE	21	IOCIANDONE	10	3	DONE	Toust	ONONE	21	IOLIHADONE	4D
=	OLSH MEADY	10	1	MEADY	Comp_rf_CL60	10	IOC10HIBCADA	10	3	HEADY	Emp.d.	NONE	27	ICC148/IEADY	10	a)	HEADY	Carty_d	NONE	22	IOL14E/READY	10
23	0.5	10	8		ಗೋಶ್ವರವಿಸಿ	23	0.18	80	3		The of S	NONE	23	KOLTINADCI KT_B	80	a	OCLAT &	The of I	TRUE	Zh	an Manculatia	ND.
54	CLEU	10	1		Care_el_IOLE	34	101.162	101	0		Erra d	toDeal.	24	KON THERE OF A	àò	0. C	HOLDE &	Cana id	31848	24	KCX, NAH	0.0
24	OL7AGOURT_S	10	\$	ACUNT &	Tweyd (0.78	35	IQ. HANGCONT, F	FQ.	9	OCUT_B	Dagit	TRUE	25	0.254	10	3		That still	OTRUE	26	8042HR	u0
20	OL7BIGCLNC_6	NG.	1	accine_s	Consult_ICLTA	36	KKYIBGCUK, J	ici .	3	SCORE,6	Carse, M.	TRUE	bil.	10x200	10	3		Carip, M	TRUE	28	40x228i	ND .
	CLSA	10	1 0		Trieur()008	17	61.04	10	3	1	Dia d. A	TRUE	27	IOG2IA	10	0		Transfor	TRUE	P	0.26	10
28	CL85	0	8		Comp_of_ICL8A	28	0.08	H0	3		Cimp_d	3000	28	0.281) CI	8		Cimelat	TRUE	28	10,398	RD .
29	ICLAN	10	8.		the states	29	KOLISA	10	3		that di	31/170	25	10844	10	2		True of a	11111	25	10844	RD .
30	CLM.	10	8.)		Cent_rLOLMA	ж	KD.198	10	3		Emp of	TRUE		1064	ю	7		Carta M	3916	36	0549	10
1 21	a linear and a second	Post.	N/A	-	-	24	100	Poser	N/A	-			11		P.444	NA	-			21	1008	Plane
H	OLISA	10	10		True_of_ICC108	12	10048	10	2	_	Sing d	SHIE	22	KOBEA	80	2	_	Tough	21010	22	12050	4D
15	184	Gravel	NR			18	100	Dravel .	wA.				20		Granel	NA .				28	100	Gun
24	0.15	10			Comp of ICLIDA	34	1094	80	2		Care of	NONE	54	pones	10	2		Corne of	THUE	34	(CHH)	10

3. 管脚说明

1) UART

板载 USB 转 UART 串口,可以用于板子命令调试和测试。



功能	方向	FPGA 引脚
UART_RXD	输入	99
UART_TXD	输出	100

2)按键

开发板上有个按键。低电平有效。

功能	方向	FPGA 引脚
KEY0	输入	27
KEY1	输入	28



3)LED 灯

开发板上有个4个LED,高电平有效,支持电压从1.2V到3.3V。

功能	方向	FPGA 引脚
LED0	输出	29
LED1	输出	30
LED2	输出	32
LED3	输出	34



4)晶振

开发板上有晶振,支持电压 1.8V-5V 之间。芯片也是自带内部晶振。

功能	方向	FPGA 引脚
CLK50M	输入	98



5)外部 SPI Flash

开发板上有 SPI FLASH,可以用来配置芯片,也可以用单独用来做存储。

功能	方向	FPGA 引脚
MISO	输入	96
MOSI	输出	95
CS_N	输出	94
MCLK	输出	93



6)排针连接

四个 2*20P 的双排排针,将所有的 IO 引出。并且,板上丝印已经注明 IO 管脚功能名称。 注意,排针输出和板子上其他的功能是复用。IO 前缀代表是 FPGA 管脚位置。

IO 名称	功能引脚	IO 名称	功能引脚
1	VCCIO3	2	VCCIO3
3	VCCIO3	4	VCCIO3
5	VCC(1.2V)	6	VCC(1.2V)
7	5V	8	5V
9	-	10	-
11	1034	12	-
13	1032	14	
15	1029	16	1030
17	1027	18	28
19	1025	20	26
21	1023	22	24
23	IO21	24	22
25	1015	26	20
27	1011	28	12
29		30	10
31	107	32	8
33	105	34	6
35	103	36	4
37	GND	38	GND
39	GND	40	GND

J7 连接器引脚说明



IO 名称	功能引脚	IO 名称	功能引脚			
1	VCCIO2	2	VCCIO2			
3	1072	4	5V			
5	1070	6	1071			
7	1068	8	1069			
9	1066	10	1067			
11	1064	12	1065			
13	1062	14	1063			
15	1060	16	1061			
17	1058	18	1059			
19	1056	20	1057			
21	1052	22	1054			
23	1050	24	1051			
25	1048	26	1049			
27	1046	28	1047			
29	1044	30	1045			
31	1042	32	1043			
33	1040	34	IO41			
35	1038	36	1039			
37	GND	38	GND			
39	GND	40	GND			
	G	W1NR-9 szfpga	a.com_0918			

J8 连接器引脚说明,这部分引脚可以直接驱动 MIPI 功能。

J9 连接器引脚说明

IO 名称	功能引脚	IO 名称	功能引脚
1	VCCIO1	2	VCCIO1
3	5V	4	5V
5	-	6	-
7	-	8	-
9		10	106
11	102	12	104
13	100	14	101
15	98	16	99
17	96	18	97
19	94	20	95
21	92	22	93
23	88	24	90

25	86	26	87
27	84	28	85
29	82	30	83
31	80	32	81
33	78	34	79
35	75	36	76
37	GND	38	GND
39	GND	40	GND



J10 连接器引脚说明

IO 名称	功能引脚	IO 名称	功能引脚
1	VCCIO0	2	VCCIO0
3	143	4	144
5	141	6	142
7	139	8	140
9	137	10	138
11	135	12	136
13	133	14	134
15	131	16	132
17	129	18	130
19	126	20	128
21	124	22	125
23	122	24	123
25	120	26	121
27	118	28	119
29	116	30	117
31	114	32	115
33	112	34	113
35	110	36	111
37	GND	38	GND
39	GND	40	GND



4. 软件开发

开发软件使用 GOWIN FPGA Designer。

软件下载地址 http://cdn.gowinsemi.com.cn/Gowin_V1.9.7.03Beta_win.rar. 直接复制就可以下载。需要最新的软件,请上 http://www.gowinsemi.com.cn/faq.aspx 公司网站,Gowin 云 源软件。

license 是免费的,但由于软件许可是绑定 MAC 地址,所以 license 许可,请在 http://www.gowinsemi.com.cn/faq_view.aspx 官网页面申请就可以,必须要有公司名称和个人 电话号码,以及个人电脑网卡地址。最好,在工作日申请,回复较快。

申请license填写公司信息或者大学名称,个人电话。然后填写本计算机MAC地址。license 类型选择仅本机,操作系统为Windows。代理商选择群策电子或者其他的代理商。

	申请License
云源软件提供了先	进的设计和实现工具。免费许可证使得用户能够设计并评估去源软件支持的性能。
申请License	
公司名称	XX案标
公司网站	XX
部门	
联系人姓名	XXX
联系人电话	xxx
联系人邮箱	XXXgqq com
联系人省份	北京市
计算机MAC地址	98-34-34-23-23-44
license类型。	● 仅本机 ○共享型
操作系统类型	Windows OLinux
代理商推荐	2群策电子 「戰远达科技 □算科电子 □欣华隆科技 □北高智科技 □晶立达科技 □其他

5. 开机测试

GW1NR-9 开发板在出厂前,已将测试程序下载到外部配置 FLASH,接通电源即可检查 开发板是否正常。

确保 VIO0,VIO1,VIO3,VIO2 电源跳线确保短接,并且在设定电源。



确保 M1 已经短接,芯片配置模式从外部 Flash 启动。



插上电源,可以显示 LED 4 个灯交替闪烁。



其他时间请断开 M1 连接。

6. 编译 Demo 程序

通过 Gowin 云源软件打开此工程,打开开发板资料中 refdesign\codeproject\blink_led 目录下,并对工程进行编译。注意工程要在英文目录,不要带中文路径上。软件版本得 1.9.7 以上。

1) 打开 blink_led.gprj 工程,在"Design"窗口中显示如下信息,其中:

- ◆ GW1N-LV9LQ144PC5/I4: 高云 FPGA 器件型号;
- ◆ blink_led.v: Verilog 代码;
- ◆ blink_led.cst: 物理约束文件。
- ◆ blink_led.gao: 内部波形设定文件



2) 设定配置



设定 Synthesize 为 GowinSynthesis,并且输入 TOP 模型名称是 blink_led。

🐝 Configuration		×
General Synthesize General Place & Route General Unused Pin Dual-Purpose Pin BitStream	Synthesize General Synthesis Tool: Synplify Pro GowinSynthesis Top Module/Entity: blink_led Include Path: GowinSynthesis Verilog Language: System Verilog 2017 • VHDL Language: VHDL 1993 •	
	Looplimit: 2000	



3) 切换到"Process"窗口,右键单击"Place & Route",选择"Rerun All"。

🐳 GOWIN FPGA Designer - [Design Summary]

		2년 👀 🔶 🕅
Process		
Design Summ	hary	Project F
🗸 🎼 User Constrai	nts	Synthesi
FloorPlanne	er	
M Timing Cor	istraints Editor	
V 🕐 Synthesize		Part Nun
Synthesis R	eport	Series:
Netlist File		Device:
V 🕐 Place & Route		Package
📃 Place & 🕨	Run	Speed G
Timing / C	Rerun	Core voi
Ports & 🥏	Rerun All	
Power A	Clean&Rerun All	
Reprogram L	Stop	
	Clean	
	Clean	
1	Configuration	
-		

4) 编译完成后,会显示如下编译完成信息,产生的 bitstream 文件的保存地址为: ..blink_led\impl\pnr\blink_led.fs,

由于软件 bug 也有可能生成文件 blink_led\impl\pnr\ao_0.fs

Process	Hierarchy	Design	9	Start Page	
Console					
[95%] Ti	ming analy	'sis compl	eted		
Placemen	t and rout	ing compl	eted		
Bitstrea	m generati	on in pro	gress		
Bitstrea	m generati	on comple	ted		
Running	power anal	ysis			
[100%] P	ower analy	sis compl	eted		
Generate	file "C:\	blink_led	\impl\pn	r\blink_led.power.html" completed	
Generate	file "C:\	blink_led	\impl\pn	r\blink_led.pin.html" completed	
Generate	file "C:\	blink_led	\impl\pn	r\blink_led.rpt.html" completed	
Generate	file "C:\	blink_led	\impl\pn	r\blink_led.rpt.txt" completed	
Generate	file "C:\	blink_led	\impl\pn	r\blink_led.tr.html" completed	
Thu Jul	29 17:49:0	2 2021			
%					
Message	Console				

7. 下载运行

1) 下载器设备

A. 确保是本公司的生产的 GOWIN 下载器,该下载器具备自动切换通道功能。将下载器连通开发板和电脑,无需如下的设定。

USB Cab	le	
GOOWIN	тск	
e contra de la con		VCC
USB 2.0	TMS •	GND
JTAG SPEED 30Mb/S www.szfpga.com	3	

B. 其他下载器设备 G选择 Edit, Cable Setting, Cable



②选择 Query,查询是否连接好下载器。如果不会"No download Cable"弹出窗口,说明下载器存在。

	🚧 Cable	Settin	g	?	×		
	Cable: Port: Frequenc	Gov Gov cy: 30M	vin US vin US MHz stor	B Cab B Cab	le(• le(• •		
		Save		Canc	el		
GW1N	GW1N	1 -9	embl	-lash E	rase,Pr	ogram	文档/c
		🚧 Cab	ole Se	tting		?	×
		Cable:	:	Gowin	n USB C	Cable(F	T2CI 🔻
	and the second se	Port: Freque	ency:	Gowin Gowin Gowin	n USB C n USB · n USB···	Cable(F …FT2CH T2CH)/	T2CI ▼)/0/B 1/A
					ustom	LF	luery
			[Sa	ve	Can	cel

注意在Windows10 系统会出现下载器通道顺序错误,所以要确保A通道上。有一些 USB HUB 会造成驱动冲突,不要用 HUB 挂烧录器。

- 2) 将下载器连通开发板和电脑主机,打开电源开关。

3)在 GOWIN IDE软件中, "Process"窗口中双击"Program Device", 弹出"Programmer"窗口, 出现下载窗口。



FS File

Export File

Device

Series

Operation

4)首先可以点 Scan 扫描芯片,找到开发板是否存在芯片。选择芯片 GW1NR-9.

	0 7				
Series 1 GW1N	GW1N-9	Operation SRAM Program	FS File 文档/codeproject/blink_led_1N9/imp	Checksum / 0xF71D	User Code
			- <u>10</u> - 11	_	
		W Device Chooser	7 ×		
		 Multi-type device 	e found, please select one:		
		GW1N-9			
		GW1NR-9			
¢					
Jutput					6
nfo Scanning! nfo 1 device(s)	found!			-	
nfo Cost 1.13 s	econd(s)		OK		

5) 双击 Operation 栏目,弹出"Device configuration"对话框。

		👯 Device configura	ation	?	×
		Device Operation	i.		
		Access Mode:	SRAM Mode		-
		Operation:	SRAM Program		•
		Configure SRAM	from Programmer(external	host).	
		Programming Opti	ons		
utput	Compined	File name:			
ifo ifo	1 device(s) found Cost 1.06 second	🗌 User Flash In	itialization Save	Can	cel

6). 按照下图设置下载模式,并指定 bitstream 文件的位置。

evice Operatio	on		
ccess Mode:	SRAM Mode		*
peration:	SRAM Program		•
Configure SRA	M from Programmer(external h	ost).	
Configure SRA rogramming Opt	M from tions	Programmer(external h	Programmer(external host).

7). program 下载 bit 文件



8). 显示效果, 四个灯交替闪烁。



8. 案例

- **1**) 灯闪烁, blink_led, 在 blink_led 工程中,直接闪烁 **4** 个 led 灯,在 **1**s 一次切换输出。

2)串口功能,测试串口功能的,UARTwork功能 在 XCOM 输入数据,反馈输出当前的数据。
2个停止位,115200波特率,数据位 8位,没有校验位。
输入 a 字符,回馈 hello。

XCOM V2.3		—		\times
hello	^ 串	口选择		
	C	OM6 : VSB-	SERIAL	~
	泥	特率	115200	~
	傳	让位	2	~
	ಶ	据位	8	~
	杉	验位	None	~
	串	口操作)) 关	闭串口
		保存窗口	清除	接收
		□ 16进制显示□ DTR		
] RTS	延时	0 ~
	~ C]时间戳	1000	ms
单条发送 多条发送 协议传输 帮助				
4		1	发	送

3) 内部 PSRAM 大容量测试, psramwork

按键 KEY1 的时候,写入 psram 的数据,并且都 psram 的数据,输出到串口上面。

XCOM V2.3	—	
08 77 28 E8 78 F6 85 15 05 5A 21 25 B5 FA 1A 24 04 0B F2 D4 64 AB 25 33 03 45 E3 F1 21 3A 42 63 66 94 42 B2 F2 45 51 01 67 35 D3 51 43 5A 60 00 08 26 D4 40 F4 65 76 06	串口选择	
47 86 B6 35 7A	COM6:USB-SERIAL ~	
	波特率	115200 ~
	停止位	2 ~
	数据位	8 ~
	校验位	None 🗸
	串口操作	🛞 关闭串口
	保存窗口	清除接收
	☑ 16进制显示□ DTR	
	RTS	延时 0 ∨
	🗌 时间戳	1000 ms
终发送 多条发送 协议传输 帮助	_	

- 4) 外部 flash 启动操作,利用外部 Flash 启动 FPGA 配置
- 5) MIPI 测试屏体



9. 包装信息



- 1) GW1NR-9 开发板
- 2) USB 转 DC5.2mm 接口线缆

10. 订货信息

产品名称	备注
GW1NR-9 开发板	主芯片型号是 GW1NR-LV9LQ144PC6/I5